

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

UMEMOTO, et al.

Atty. Dck. No. 103213-00048

Serial No.: New Application

Examiner: unknown

Filed: Concurrently Herewith

Art Unit: unknown

For: DC/DC CONVERTER

CLAIM FOR PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Date: June 30, 2003

Sir:

The benefit of the filing dates of the following prior foreign application(s) in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

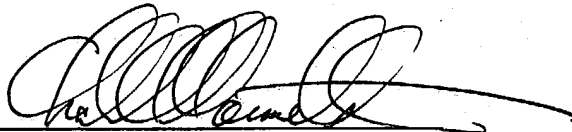
Japanese Patent Application No. 2002-199406 filed on July 9, 2002

In support of this claim, certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these/this document.

Please charge any fee deficiency or credit any overpayment with respect to this paper to Deposit Account No. 01-2300.

Respectfully submitted,



Charles M. Marmelstein
Registration No. 25,895

Customer No. 004372
ARENT FOX KINTNER PLOTKIN & KAHN, PLLC
1050 Connecticut Avenue, N.W.,
Suite 400
Washington, D.C. 20036-5339
Tel: (202) 857-6000
Fax: (202) 638-4810
CMM/jch

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2002年 7月 9日

出 願 番 号
Application Number:

特願2002-199406

[ST.10/C]:

[JP2002-199406]

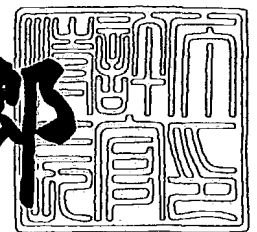
出 願 人
Applicant(s):

ローム株式会社

2003年 6月 2日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3041855

【書類名】 特許願

【整理番号】 PR200160

【提出日】 平成14年 7月 9日

【あて先】 特許庁長官 殿

【国際特許分類】 H02M 3/155

【発明の名称】 DC／DCコンバータ

【請求項の数】 1

【発明者】

 【住所又は居所】 京都市右京区西院溝崎町2 1 番地 ローム株式会社内

 【氏名】 竹村 興

【発明者】

 【住所又は居所】 京都市右京区西院溝崎町2 1 番地 ローム株式会社内

 【氏名】 梅本 清貴

【特許出願人】

 【識別番号】 000116024

 【氏名又は名称】 ローム株式会社

【代理人】

 【識別番号】 100085501

 【弁理士】

 【氏名又は名称】 佐野 静夫

【手数料の表示】

 【予納台帳番号】 024969

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 0113515

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 DC/DCコンバータ

【特許請求の範囲】

【請求項1】 電源投入時及び／または電源遮断時に出力トランジスタに過大な電流が流れるのを防止するための出力電圧の電圧調整用コンデンサ及び／または放電回路を有し、PWM駆動された前記出力トランジスタを介することにより、入力電圧を所定の電圧値に変換して出力するDC/DCコンバータにおいて、

前記出力電圧は、電源投入から前記電圧調整用コンデンサの一端の電圧が前記所定の電圧値に達するまでの殆どの期間、及び／または電源遮断から前記放電回路の一端の電圧が前記所定の電圧値に達するまでの殆どの期間、前記電圧調整用コンデンサ及び／または前記放電回路の一端の電圧と略相似して変化することを特徴とするDC/DCコンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、入力電圧を所定の電圧値に変換して出力するDC/DCコンバータに関し、特に、入力電圧から所望の出力電圧を生成するに際し、該出力電圧と第1基準電圧との誤差電圧を求め、該誤差電圧と第2基準電圧との差電圧に応じた出力電流制御を行うDC/DCコンバータに関する。

【0002】

【従来の技術】

従来より、特開平7-298614号公報に示されるようなソフトスタートコンデンサを用いたスイッチングDC/DCコンバータがあった。

【0003】

【発明が解決しようとする課題】

上記DC/DCコンバータであれば、過電流保護を行えるようになるとともに電源投入時における負荷への突入電流を抑えられる。

【0004】

しかしながら、上記DC/DCコンバータでは、誤差電圧 V_{ith} (出力電圧

V_o と出力電圧設定用基準電圧 V_{oref} との差電圧を増幅して得られた電圧)と出力電流設定用基準電圧 V_{iref} を比較参照する必要があるが、この出力電流設定用基準電圧 V_{iref} が固定されている上、位相補償用(発振防止用)CR回路によって、電源投入時における誤差電圧 V_{ith} の立ち上がりが鈍るため、図5に示すように、誤差電圧 V_{ith} が出力電流設定用基準電圧 V_{iref} に達するまでに相当の時間を要していた。このように、誤差電圧 V_{ith} が出力電流設定用基準電圧 V_{iref} を下回る期間は、出力電流 i_o を負の値(或いは非常に小さい値)しか流せないため、電源投入直後には、出力電圧 V_o が立ち上がらない期間が生じてしまっていた。このような出力電圧 V_o の起動遅延が生じるとその間にソフトスタートコンデンサの充電が進んで端子電圧 V_a が上昇してしまうため、誤差電圧 V_{ith} が出力電流設定用基準電圧 V_{iref} に達したときには、既に出力電圧 V_o と端子電圧 V_a との差が大きくなっており、結局出力電圧 V_o は比較的急峻に立ち上がる結果となっていた。

【0005】

ここで、出力電圧 V_o が端子電圧 V_a (または固定基準電圧 V_{oref})に達するまで上昇すると、誤差電圧 V_{ith} は立ち下がり始めるが、前述と同様、位相補償用CR回路によってその立ち下がりが鈍るため、該誤差電圧 V_{ith} が出力電流設定用基準電圧 V_{iref} を下回るまでには相当の時間を要していた。そのため、上記DC/DCコンバータでは、出力電圧 V_o が端子電圧 V_a (または固定基準電圧 V_{oref})に達してからも出力電流 i_o が流れ過ぎてしまい、出力電圧 V_o がオーバーシュートするおそれがあった。なお、このような出力電圧 V_o のオーバーシュートは、そのピーク値が固定基準電圧 V_{oref} を超える場合はもちろん、固定基準電圧 V_{oref} を超えない場合であっても、出力トランジスタ及び負荷に負担を与えかねないため、極力防止・低減する必要があった。

【0006】

また、上記DC/DCコンバータでは、電源遮断時における出力電圧 V_o のアンダーシュートについて、何ら考慮されていなかった。

【0007】

本発明は、上記の問題点に鑑み、電源投入時における出力電圧の急激な立上りが

り及びこれによるオーバーシュートの発生、及び／または電源遮断時における出力電圧の急激な低下及びこれによるアンダーシュートの発生を防止・低減することにより、出力トランジスタの過大電流による破壊や負荷の劣化を防止することが可能なDC/DCコンバータを提供することを目的とする。

【0008】

【課題を解決するための手段】

上記目的を達成するために、本発明に係るDC/DCコンバータは、電源投入時及び／または電源遮断時に出力トランジスタに過大な電流が流れるのを防止するための出力電圧の電圧調整用コンデンサ及び／または放電回路を有し、PWM駆動された前記出力トランジスタを介することにより、入力電圧を所定の電圧値に変換して出力するDC/DCコンバータにおいて、前記出力電圧は、電源投入から前記電圧調整用コンデンサの一端の電圧が前記所定の電圧値に達するまでの殆どの期間、及び／または電源遮断から前記放電回路の一端の電圧が前記所定の電圧値に達するまでの殆どの期間、前記電圧調整用コンデンサ及び／または前記放電回路の一端の電圧と略相似して変化する構成としている。

【0009】

具体的には、本発明に係るDC/DCコンバータは、入力電圧から所望の出力電圧を生成するに際し、該出力電圧と第1基準電圧との誤差電圧を求め、該誤差電圧と第2基準電圧との差電圧に応じた出力電流制御を行うDC/DCコンバータであって、第1基準電圧として、電源投入時から上昇し始める及び／または電源遮断時から低下し始める可変基準電圧と第1固定基準電圧のいずれか低い方を用いるとともに、第2基準電圧として、前記可変基準電圧と第2固定基準電圧のいずれか低い方を用いる構成としている。

【0010】

【発明の実施の形態】

図1は本発明に係るDC/DCコンバータの要部構成を示す回路図である。本図に示す通り、本実施形態のDC/DCコンバータは、スイッチ素子として異なる2電位間（入力電位 V_i ・接地電位GND間）に直列接続された一対のNチャネルMOS電界効果トランジスタN1、N2（以下、FETN1、N2と呼ぶ）。

を有して成り、FETN1、N2の接続ノードからLCフィルタ（コイルL1及びコンデンサC1）を介して所望の出力電圧 V_o を得る同期整流型DC・DCコンバータである。

【0011】

FETN1のドレインは電源ラインに接続されており、FETN2のソースは接地されている。FETN1のソースとFETN2のドレインは互いに接続されており、その接続ノードは、出力コイルL1を介してセンス抵抗 R_s の一端に接続されている。センス抵抗 R_s の他端は、出力端子 T_o に接続される一方、出力コンデンサC1を介して接地されている。

【0012】

また、センス抵抗 R_s の一端はコンパレータCMP1の反転入力端子（-）に接続されており、他端はコンパレータCMP1の非反転入力端子（+）に接続されている。なお、両入力端子の一方には、オフセット回路OFS1によって可変制御されるオフセット電圧 V_{ofs} が与えられている。すなわち、コンパレータCMP1は、出力電流 i_o に応じて変動するセンス抵抗 R_s の両端電圧 V_s とオフセット電圧 V_{ofs} との大小関係に基づいて、その出力レベルを変遷する構成とされている。

【0013】

上記コンパレータCMP1の出力端子は、リセット優先型SRフリップフロップSR1のリセット端子（R）に接続されている。フリップフロップSR1のセット端子（S）は、クロック信号CLK（200[kHz]～1[MHz]）が入力されるクロック端子に接続されており、出力端子（Q）と反転出力端子（Qバー）は、それぞれFETN1、N2の各ゲートに接続されている。

【0014】

すなわち、フリップフロップSR1へのリセット信号がローレベルでセット信号がハイレベルのときには、FETN1がオン状態、FETN2がオフ状態とされる。逆に、リセット信号がローレベルでセット信号がローレベルのときには、FETN1がオフ状態、FETN2がオン状態とされる。なお、リセット信号がハイレベルのときは、セット信号に関係なくFETN1はオフ状態となる（FETN2はオン状態となる）。

TN2は任意)。以上のような構成により、センス抵抗 R_s の両端電圧 V_s がオフセット電圧 V_{ofs} に達したときには、フリップフロップSR1へのリセット信号がハイレベルとなり、FETN1のスイッチングは停止される。

【0015】

また、DC/DCコンバータの出力端子 T_o は、増幅器AMP1の反転入力端子(−)に接続されている。増幅器AMP1は、2つの非反転入力端子(+)と1つの反転入力端子(−)を有して成り、各非反転入力端子(+)に印加される電圧(後述する端子電圧 V_a と第1固定基準電圧 V_{oref})のいずれか低い方と、反転入力端子(−)に印加される出力電圧 V_o との差電圧を増幅して、誤差電圧 V_{ith} を生成する構成である。

【0016】

増幅器AMP1の第1非反転入力端子(+)は、一端が電源ライン(電源電圧 V_{cc})に接続された定電流源 I_1 の他端に接続されている。なお、該定電流源 I_1 の他端は、ソフトスタートコンデンサ C_{ss} を介して接地される一方、定電流源 I_2 を介しても接地されている。従って、増幅器AMP1の第1非反転入力端子(+)には、電源投入時から上昇し始めるとともに、電源遮断時から低下し始める可変基準電圧 V_a が印加される。また、増幅器AMP1の第2非反転入力端子(+)は、直流電圧源 E_1 (起電圧;第1固定基準電圧 V_{oref})の正極端子に接続されている。直流電圧源 E_1 の負極端子は接地されている。

【0017】

増幅器AMP1の出力端子は、増幅器AMP2の非反転入力端子(+)に接続される一方、位相補償抵抗 R_{fc} と位相補償コンデンサ C_{fc} を介して接地されている。増幅器AMP2の反転入力端子(−)は、増幅器AMP3の出力端子に接続されている。増幅器AMP2の出力端子は、オフセット回路OFS1のオフセット電圧制御端子に接続されている。

【0018】

増幅器AMP3は、2つの非反転入力端子(+)と1つの反転入力端子(−)を有して成り、各非反転入力端子(+)に印加される電圧(可変基準電圧 V_a と後述する第2固定基準電圧 V_{iref})のいずれか低い方を出力電流設定用基準

電圧 V_{iref}' として出力する構成である。

【0019】

増幅器AMP3の第1非反転入力端子(+)は、充電時に動作する定電流源I1と、放電時に動作する定電流源I2と、ソフトスタートコンデンサC_{ss}の接続ノードに接続されており、該入力端子には、可変基準電圧V_aが印加されている。増幅器AMP3の第2非反転入力端子(+)は、直流電圧源E2(起電圧；第2固定基準電圧V_{iref})の正極端子に接続されている。直流電圧源E2の負極端子は接地されている。増幅器AMP3の出力端子は、増幅器AMP2の反転入力端子(-)に接続される一方で、自身の反転入力端子(-)にも接続されている。

【0020】

続いて、図2を参照しながら、コンパレータCMP1及びオフセット回路OFS1の内部構成について詳細な説明を行う。図2はコンパレータCMP1及びオフセット回路OFS1の一構成例を示す回路図である。本図に示す通り、本実施形態のコンパレータCMP1は、pnp型バイポーラトランジスタQ_A、Q_B、Q_C、Q_Dと、npn型バイポーラトランジスタQ_E、Q_F、Q_Gと、定電流源I_A、I_B、I_C、I_Dと、抵抗R_A、R_Bと、を有して成る。

【0021】

トランジスタQ_A、Q_Bのエミッタは互いに接続されており、その接続ノードは定電流源I_Aを介して電源ラインに接続されている。トランジスタQ_Aのベースは、定電流源I_Bを介して電源ラインに接続される一方、抵抗R_Aを介してトランジスタQ_Cのエミッタにも接続されている。トランジスタQ_Bのベースは、定電流源I_Cを介して電源ラインに接続される一方、抵抗R_Bを介してトランジスタQ_Dのエミッタにも接続されている。トランジスタQ_C、Q_Dのコレクタは各々接地されており、ベースはセンス抵抗R_sの両端に各々接続されている。

【0022】

トランジスタQ_Aのコレクタは、トランジスタQ_Eのコレクタに接続されており、トランジスタQ_Bのコレクタは、トランジスタQ_Fのコレクタに接続されている。トランジスタQ_E、Q_Fのベースは互いに接続されており、その接続ノード

ドはトランジスタQ Eのコレクタに接続されている。トランジスタQ E、Q Fのエミッタは互いに接続されており、その接続ノードは接地されている。

【0023】

トランジスタQ B、Q Fの両コレクタを結ぶ接続ノードは、トランジスタQ Gのベースに接続されている。トランジスタQ Gのコレクタは、定電流源I Dを介して電源ラインに接続される一方、コンパレータCMP 1の出力端子として、フリップフロップSR 1のリセット端子(R)にも接続されている。トランジスタQ Gのエミッタは接地されている。

【0024】

一方、オフセット回路OFS 1は、1組のnpn型バイポーラトランジスタQ H、Q Iから成るカレントミラー回路と、増幅器AMP 2の出力電圧に応じてその出力電流を変化させる可変定電流源I Eと、を有して成る。トランジスタQ Hのコレクタは、可変定電流源I Eを介して電源ラインに接続されている。トランジスタQ Iのコレクタは、コンパレータCMP 1を構成するトランジスタQ A、定電流源I B、及び抵抗R Aを結ぶ接続ノードXに接続されている。トランジスタQ H、Q Iのベースは互いに接続されており、その接続ノードはトランジスタQ Hのコレクタに接続されている。トランジスタQ H、Q Iのエミッタは互いに接続されており、その接続ノードは接地されている。

【0025】

上記構成から成るコンパレータCMP 1とオフセット回路OFS 1において、可変定電流源I Eの出力電流が増幅器AMP 2の出力電圧に応じて変動すると、それに伴って抵抗R Aに流れる電流量が変動するため、接続ノードXの電位も変動する。すなわち、オフセット回路OFS 1は、増幅器AMP 2の出力電圧に応じたオフセット電圧 V_{ofs} を接続ノードXに与えることになり、コンパレータCMP 1は、センス抵抗 R_s の両端電圧 V_s とオフセット電圧 V_{ofs} との大小関係に基づいて、その出力レベルを変遷することになる。

【0026】

次に、図3を参照しながら、増幅器AMP 3の内部構成について詳細な説明を行う。図3は増幅器AMP 3の一構成例を示す回路図である。本図に示す通り、

本実施形態の増幅器AMP 3は、pnp型バイポーラトランジスタQ a、Q b、Q cと、定電流源I a、I bと、増幅器AMP aと、を有して成る。

【0027】

トランジスタQ aのベースは、可変基準電圧V aが印加される第1非反転入力端子に相当する。トランジスタQ bのベースは、第2固定基準電圧V i r e fが印加される第2非反転入力端子に相当する。トランジスタQ cのベースは、出力電流設定用基準電圧V i r e f' が印加される反転入力端子に相当する。

【0028】

トランジスタQ a、Q bのエミッタは互いに接続されており、その接続ノードは定電流源I aを介して電源ラインに接続される一方、増幅器AMP aの非反転入力端子(+)にも接続されている。トランジスタQ a、Q bのコレクタは各々接地されている。増幅器AMP aの反転入力端子(-)は、定電流源I bを介して電源ラインに接続される一方、トランジスタQ cのエミッタにも接続されている。トランジスタQ cのコレクタは接地されている。増幅器AMP aの出力端子は、増幅器AMP 3の出力端子として、増幅器AMP 2の反転入力端子(-)に接続される一方、トランジスタQ cのベースにも接続されている。

【0029】

上記構成から成る増幅器AMP 3であれば、可変基準電圧V aと第2固定基準電圧V i r e fのいずれか低い方を、出力電流設定用基準電圧V i r e f' として増幅器AMP 2の反転入力端子(-)に出力することができる。

【0030】

続いて、図4を参照しながら、上記構成から成るDC/DCコンバータの起動時動作について詳細な説明を行う。図4は本実施形態のDC/DCコンバータ各部における電圧波形を示す図である。なお、本図の縦軸は電圧を示しており、横軸は時間の経過を示している。

【0031】

本図に示す通り、本実施形態のDC/DCコンバータに電源が投入されると、可変基準電圧V aはソフトスタートコンデンサC s sの充電に伴って緩やかに上昇し始める。このとき、増幅器AMP 1では、可変基準電圧V aが第1固定基準

電圧 V_{oref} を上回るまでの間、該可変基準電圧 V_a が出力電圧設定用基準電圧として出力電圧 V_o との比較参照に用いられる。また、増幅器 AMP 3 では、可変基準電圧 V_a が第 2 固定基準電圧 V_{iref} を上回るまでの間、該可変基準電圧 V_a が出力電流設定用基準電圧 V_{iref}' として送出される。

【0032】

このように、誤差電圧 V_{ith} と比較参照される出力電流設定用基準電圧 V_{iref}' として、電源投入直後はソフトスタートコンデンサ C_{ss} の端子電圧である可変基準電圧 V_a を用いる構成とすることにより、起動時の出力電流設定用基準電圧 V_{iref}' が低レベルでスweepされることになる。従って、位相補償用 CR 回路（抵抗 R_{fc} 、コンデンサ C_{fc} ）によって電源投入時における誤差電圧 V_{ith} の立ち上がりが鈍ったとしても、該誤差電圧 V_{ith} は出力電流設定用基準電圧 V_{iref}' に素早く達することができるようになる。

【0033】

その結果、増幅器 AMP 2 の出力電圧は正值となり、正の出力電流 i_o を流すことが可能なオフセット電圧 V_{ofs} をコンパレータ CMP 1 に与えることができるようになるので、従来の課題であった電源投入直後における出力電圧 V_o の起動遅延を解消することが可能となる。これにより、出力電圧 V_o も起動当初から可変基準電圧 V_a に素早く到達するので、従来のように誤差電圧 V_{ith} が第 2 固定基準電圧 V_{iref} を大幅に上回ることがないようにして、出力電圧 V_o のオーバーシュート防止を実現することができる。

【0034】

その後、可変基準電圧 V_a が第 1 固定基準電圧 V_{oref} を上回ると、増幅器 AMP 1 では、第 1 固定基準電圧 V_{oref} が出力電圧設定用基準電圧として実出力電圧 V_o との比較参照に用いられるようになる。また、可変基準電圧 V_a が第 2 固定基準電圧 V_{iref} を上回ると、増幅器 AMP 3 では、第 2 固定基準電圧 V_{iref} が出力電流設定用基準電圧 V_{iref}' として送出されるようになる。このような構成とすることにより、定常状態では出力電圧 V_o 及び出力電流 i_o を所望値に固定制御することが可能となる。

【0035】

一方、本実施形態のDC/DCコンバータにおいて電源が遮断されると、可変基準電圧 V_a は定電流源 I_2 によって放電されることにより低下し始める。このとき、増幅器AMP1では、可変基準電圧 V_a が第1固定基準電圧 V_{oref} を下回った後、該可変基準電圧 V_a が出力電圧設定用基準電圧として出力電圧 V_o との比較参照に用いられる。また、増幅器AMP3では、可変基準電圧 V_a が第2固定基準電圧 V_{iref} を下回った後、該可変基準電圧 V_a が出力電流設定用基準電圧 V_{iref}' として送出される。このように、誤差電圧 V_{ith} と比較参照される出力電流設定用基準電圧 V_{iref}' として、電源遮断後は定電流源 I_2 の端子電圧である可変基準電圧 V_a を用いる構成とすることにより、出力電圧 V_o のアンダーシュート防止を実現することができる。

【0036】

なお、上記実施形態では、部品点数を不必要に増加させない観点から、増幅器AMP3の第1非反転入力端子(+)に印加される可変電圧源として、ソフトスタートコンデンサ C_{ss} の端子電圧 V_a を採用した場合を例に挙げて説明を行ったが、本発明の構成はこれに限定されるものではなく、誤差電圧 V_{ith} よりも緩やかに立ち上がる可変電圧源であれば、どのような電圧源を用いてもよい。

【0037】

【発明の効果】

上記した通り、本発明に係るDC/DCコンバータは、電源投入時及び／または電源遮断時に出力トランジスタに過大な電流が流れるのを防止するための出力電圧の電圧調整用コンデンサ及び／または放電回路を有し、PWM駆動された前記出力トランジスタを介することにより、入力電圧を所定の電圧値に変換して出力するDC/DCコンバータにおいて、前記出力電圧は、電源投入から前記電圧調整用コンデンサの一端の電圧が前記所定の電圧値に達するまでの殆どの期間、及び／または電源遮断から前記放電回路の一端の電圧が前記所定の電圧値に達するまでの殆どの期間、前記電圧調整用コンデンサ及び／または前記放電回路の一端の電圧と略相似して変化する構成としている。

【0038】

このような構成とすることにより、電源投入時における出力電圧の急激な立上

がり及びこれによるオーバーシュートの発生、及び／または電源遮断時における出力電圧の急激な低下及びこれによるアンダーシュートの発生を防止・低減して出力トランジスタの過大電流による破壊や負荷の劣化を防ぐことが可能となる。

【図面の簡単な説明】

【図 1】 本発明に係る DC / DC コンバータの要部構成を示す回路図である。

【図 2】 コンパレータ CMP 1 及びオフセット回路 O F S 1 の一構成例を示す回路図である。

【図 3】 増幅器 AMP 3 の一構成例を示す回路図である。

【図 4】 本実施形態の DC / DC コンバータ各部における電圧波形を示す図である。

【図 5】 従来の DC / DC コンバータ各部における電圧波形を示す図である。

【符号の説明】

N 1、N 2 Nチャネル MOS 電界効果トランジスタ (FET)

S R 1 S R フリップフロップ

C M P 1 コンパレータ

O F S 1 オフセット回路

A M P 1、A M P 2、A M P 3 増幅器

E 1、E 2 直流電圧源

C s s ソフトスタートコンデンサ

R f c 位相補償抵抗

C f c 位相補償コンデンサ

I 1、I 2 定電流源

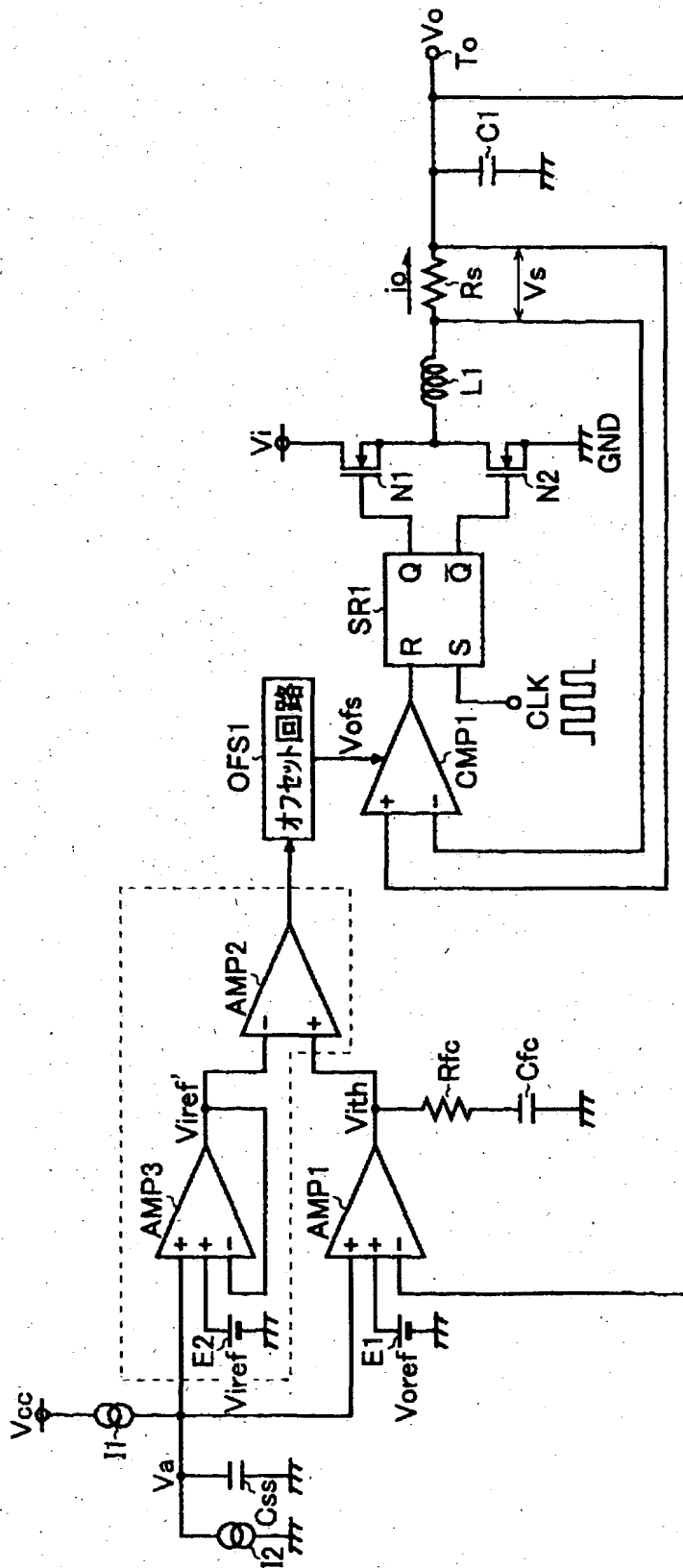
L 1 出力コイル

C 1 出力コンデンサ

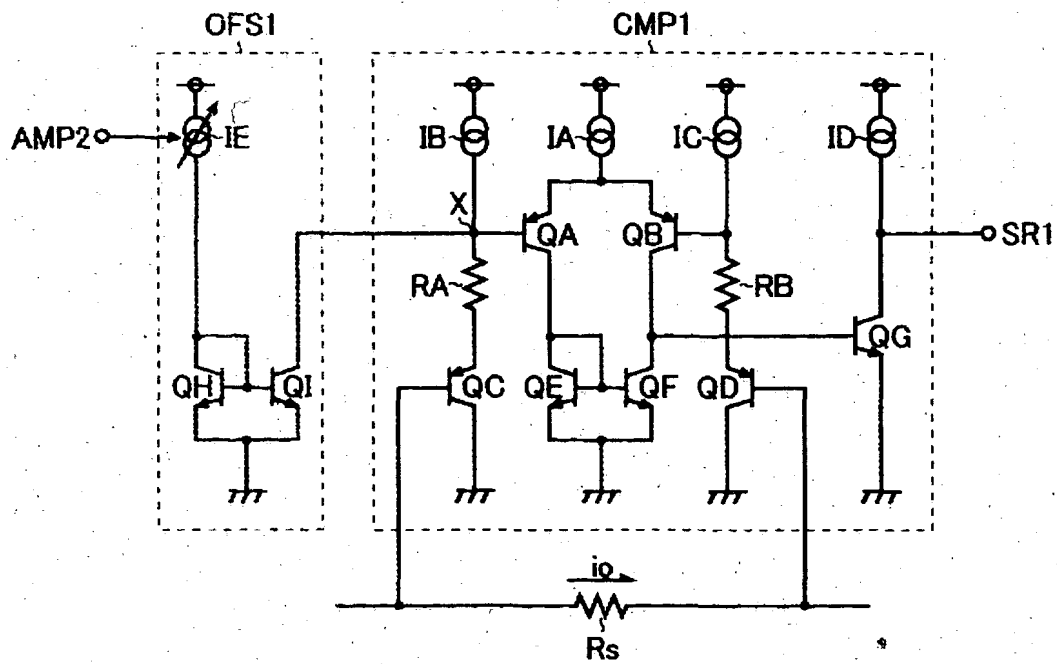
R s センス抵抗

【書類名】 図面

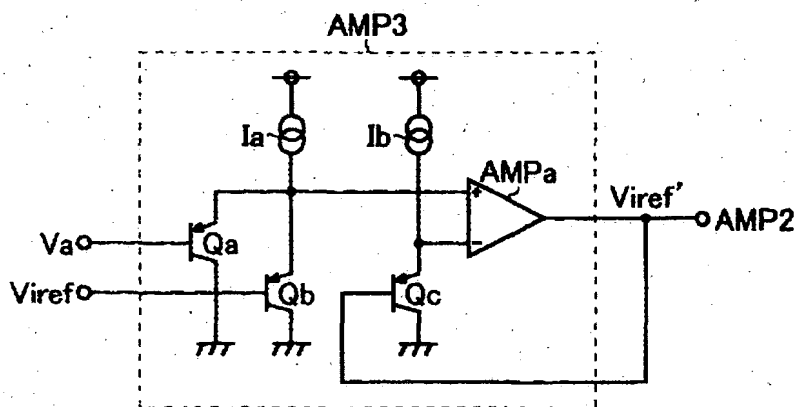
【図 1】



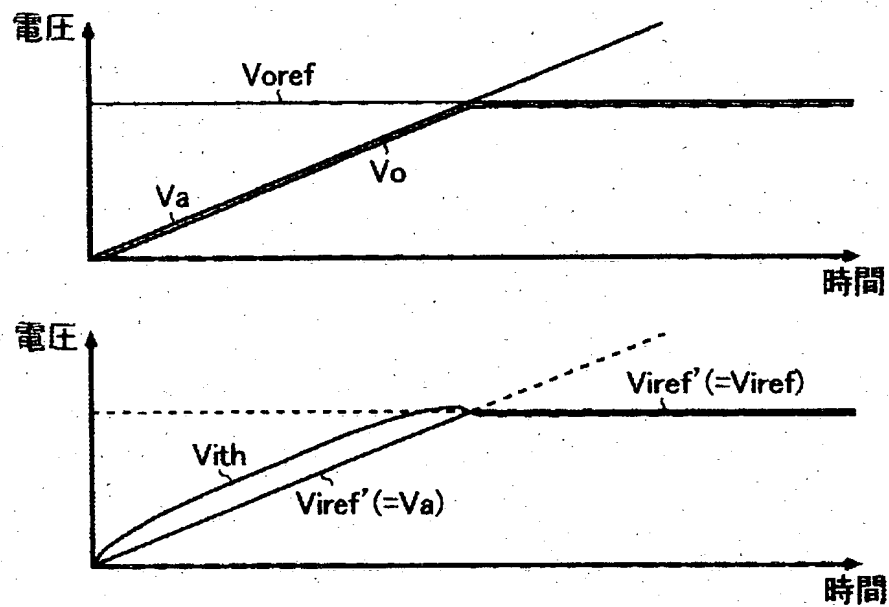
【図2】



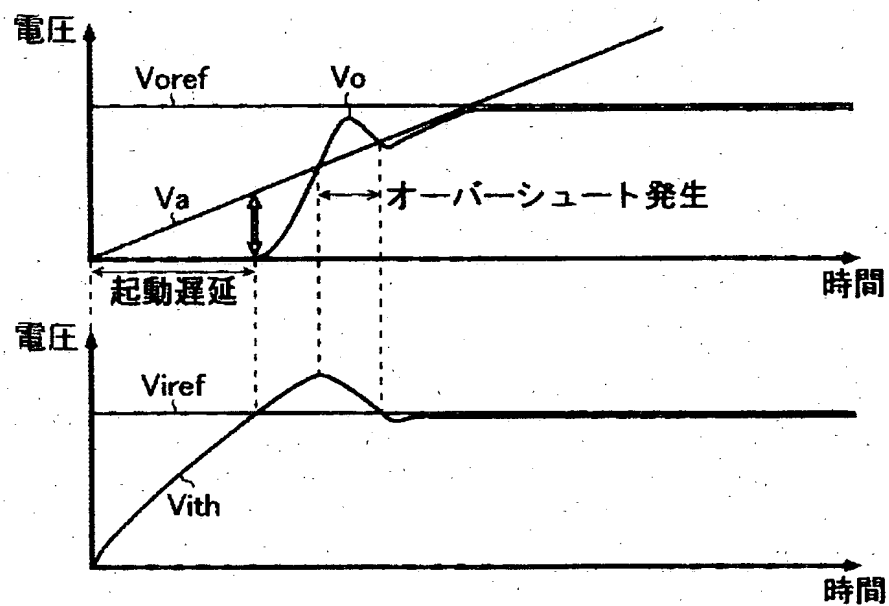
【図3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】本発明は、電源投入時における出力電圧のオーバーシュート発生、及び電源遮断時における出力電圧のアンダーシュート発生を防止・低減することが可能なDC/DCコンバータを提供することを目的とする。

【解決手段】本発明は、入力電圧 V_i から所望の出力電圧を生成するに際し、実出力電圧 V_o と出力電圧設定用基準電圧との誤差電圧 V_{ith} を求め、該誤差電圧 V_{ith} と出力電流設定用基準電圧 V_{iref}' との差電圧に応じた出力電流制御を行うDC/DCコンバータにおいて、出力電圧設定用基準電圧として、可変基準電圧 V_a と固定基準電圧 V_{oref} のいずれか低い方を用いるとともに出力電流設定用基準電圧 V_{iref}' として、可変基準電圧 V_a と固定基準電圧 V_{iref} のいずれか低い方を用いる構成としている。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000116024]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 京都府京都市右京区西院溝崎町21番地

氏 名 ローム株式会社